



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2002111230 A**(43) Date of publication of application: **12.04.02**

(51) Int. Cl. **H05K 3/46**
H01P 3/08
H05K 1/02

(21) Application number: **2000296362**(71) Applicant: **TOSHIBA CORP**(22) Date of filing: **28.09.00**(72) Inventor: **HACHITANI TAKASATO**

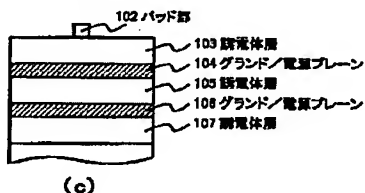
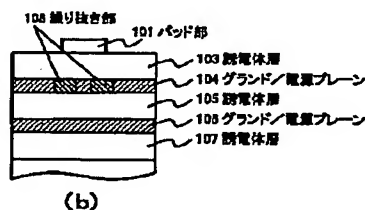
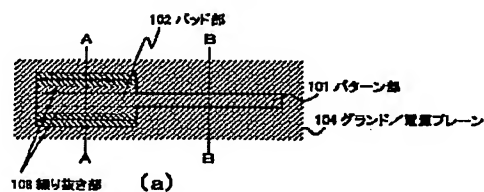
(54) **CIRCUIT BOARD FOR TRANSMITTING
 HIGH-FREQUENCY SIGNAL, ITS
 MANUFACTURING METHOD, AND ELECTRONIC
 EQUIPMENT USING THE SAME**

(57) Abstract:

PROBLEM TO BE SOLVED: To improve the transmission characteristics of a high-frequency signal by inhibiting the reflection of a transmission signal caused by the mismatching of impedance that is generated at a pad that is joined with a pattern on a circuit board for transmitting a high-frequency signal.

SOLUTION: A slender winding extraction section is provided at ground/ power supply plane directly below a pad section 102 in parallel with a direction for withdrawing a pattern section 101 from the pad section 102.

COPYRIGHT: (C)2002,JPO



(19)日本国特許庁 (JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開2002-111230

(P 2 0 0 2 - 1 1 1 2 3 0 A)

(43)公開日 平成14年4月12日(2002.4.12)

(51)Int.Cl. ⁷	識別記号	F I	テ-マ-コード (参考)
H05K 3/46		H05K 3/46	Z 5E338
H01P 3/08		H01P 3/08	5E346
H05K 1/02		H05K 1/02	P 5J014

審査請求 有 請求項の数 8 O L (全6頁)

(21)出願番号 特願2000-296362(P 2000-296362)

(22)出願日 平成12年9月28日(2000.9.28)

(71)出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72)発明者 蜂谷 尚悟

東京都青梅市末広町2丁目9番地 株式会
社東芝青梅工場内

(74)代理人 100083161

弁理士 外川 英明

Fターム(参考) 5E338 AA03 AA15 CC02 CC04 CC06

CD01 CD25 EE13

5E346 AA13 AA15 AA33 BB02 BB03

BB04 BB07 BB11 BB15 BB16

HH03

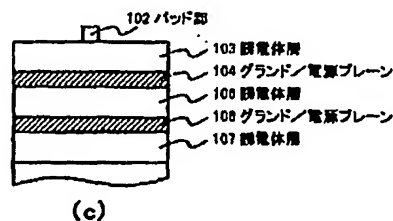
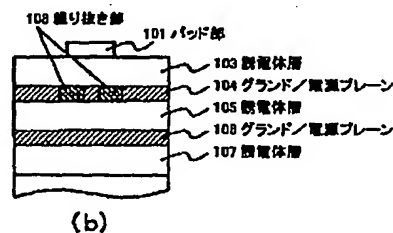
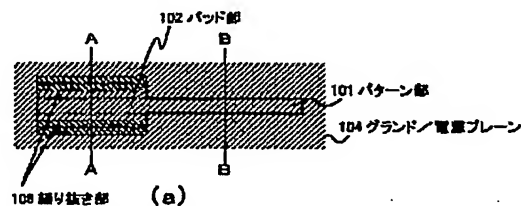
5J014 CA09 CA42 CA56

(54)【発明の名称】高周波信号伝送用回路基板、その製造方法及びそれを用いた電子機器

(57)【要約】

【課題】 高周波信号を伝送する回路基板上で、パターンと接合するパッドにおいて生じるインピーダンス不整合に起因する伝送信号の反射を抑制し、高周波信号の伝送特性を向上する。

【解決手段】 パッド部102からパターン部101を引き出す方向に平行に、パッド部102直下のグラウンド／電源プレーンに細長い繰り抜き部を設ける。



【特許請求の範囲】

【請求項 1】 表面の信号伝送用導体層に形成されるパターンにより高周波信号を伝送する高周波信号伝送用回路基板において、

前記パターンを引き出すために前記信号伝送用導体層に形成されるパッドと、前記信号伝送用導体層の下層として形成される第 1 の誘電体層と、

前記第 1 の誘電体層の下層として形成される第 1 のグラウンド／電源プレーン層と、

前記第 1 のグラウンド／電源プレーン層の下層として形成される第 2 の誘電体層と、

前記第 2 の誘電体層の下方に形成される第 2 のグラウンド／電源プレーン層と、

前記パッドのほぼ直下の前記第 1 のグラウンド／電源プレーン層に前記パターンが当該パッドから引き出される方向と平行に細長く形成される繰り抜き部とを具備することを特徴とする高周波信号伝送用回路基板。

【請求項 2】 前記パッドの幅は前記パターンの幅よりも広く、

前記繰り抜き部は、前記パッドにおける前記パターンの延長上の両外側直下に形成されることを特徴とする請求項 1 に記載の高周波信号伝送用回路基板。

【請求項 3】 前記各繰り抜き部は、前記パターンと前記パッドの接合部において当該パターンの両幅端から連続的に当該パッド幅方向に広げられて形成されることを特徴とする請求項 2 に記載の高周波信号伝送用回路基板。

【請求項 4】 前記各繰り抜き部は、前記パターンと前記パッドの終端部において連続的に当該パッド幅方向に狭められて形成されることを特徴とする請求項 3 に記載の高周波信号伝送用回路基板。

【請求項 5】 前記繰り抜き部は、前記パッドにおける前記パターンの延長上の直下に形成されることを特徴とする請求項 1 に記載の高周波信号伝送用回路基板。

【請求項 6】 前記パッドの幅は前記パターンの幅よりも広く、

前記繰り抜き部は、当該パッドにおける当該パターンの延長上の直下及び当該パッドの幅方向の両外側直下に形成されることを特徴とする請求項 1 に記載の高周波信号伝送用回路基板。

【請求項 7】 第 1 のグラウンド／電源プレーン層を形成する工程と、

前記第 1 のグラウンド／電源プレーン層の上方に第 1 の誘電体層を形成する工程と、

前記第 1 の誘電体層上に第 2 のグラウンド／電源プレーン層を形成する工程と、

前記第 2 のグラウンド／電源プレーン層上に第 2 の誘電体層を形成する工程と、

前記第 2 の誘電体層上に高周波信号を伝送するためのパターンを形成する工程と、

前記第 2 の誘電体層上に前記パターンを引き出すためのパッドを形成する工程と、

前記パッドのほぼ直下の前記第 2 のグラウンド／電源プレーン層を、前記パターンが当該パッドから引き出される方向と平行に細長く繰り抜き工程とを具備することを特徴とする高周波信号伝送用回路基板の製造方法。

【請求項 8】 中空箱状の筐体と、該筐体の内部に収容される回路基板と、該回路基板の表面にパッドを介して実装される回路素子とを備える電子機器であって、

前記回路基板が、高周波信号を伝送するパターンをその表面に形成された信号伝送用導体層と、

前記パターンを引き出すために前記信号伝送用導体層に形成される前記パッドと、

前記信号伝送用導体層の下層として形成される第 1 の誘電体層と、

前記第 1 の誘電体層の下層として形成される第 1 のグラウンド／電源プレーン層と、

前記第 1 のグラウンド／電源プレーン層の下層として形成される第 2 の誘電体層と、

前記第 2 の誘電体層の下方に形成される第 2 のグラウンド／電源プレーン層と、

前記第 1 のグラウンド／電源プレーン層に前記パターンが前記パッドから引き出される方向と平行に細長く形成される繰り抜き部とを具備することを特徴とする電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、高周波信号を伝送する回路基板、その製造方法及びそれを用いた電子機器に係り、特にそのパッド部においてインピーダンス整合を行う構造を有する高周波信号伝送用回路基板、その製造方法及びそれを用いた電子機器に関する。

【0002】

【従来の技術】高周波信号伝送用回路基板上で正常な信号伝送を行うためには、伝送ライン（以下、パターン部）上の何処においてもインピーダンスが一定であることが必要である。局所的なインピーダンス不整合はエラー発生の原因となるが、とりわけパターン部の終端若しくは途中で接合される部品搭載用パッド若しくは接続用パッド（以下、総称してパッド部）では、パターン部よりも幅が広がっているためインピーダンスが低下し、この結果生じたインピーダンス不整合により伝送信号の反射が起こり、高周波信号の伝送特性、即ち波形品質を劣化させていた。

【0003】このような状況に鑑み、特開平 6-260773 号公報には、高速信号伝送路用回路基板のパッドにおいて、直下のグラウンド／電源プレーンに繰り抜きを設けて、パッドとグラウンド／電源プレーンのオーバーラップ量をパッドから伝送ラインの引き出し方向に調整する構造が開示されている。図 7 は、同公報に係る高周波

信号伝送用回路基板のパッドの構造の概略を説明するための図であり、図7(a)はその平面図、図7(b)乃至図7(d)はパッドをそれぞれ図7(a)のI-I面、J-J面、K-K面で切った断面図である。

【0004】図7において、第1層(表層)は伝送ライン層であり、パターン部701及びパッド部702による表層パターンと誘電体層703とからなる。第2層はグラウンド/電源プレーン層であり、グラウンド/電源プレーン704及び誘電体層705からなる。第3層もグラウンド/電源プレーン層であり、グラウンド/電源プレーン706及び誘電体層707からなる。尚、簡単のため、ここでは第2層と第3層の中層に位置する伝送ライン層についての説明を省略する。

【0005】図7(a)にあるように、同公報では、パッド部702の直下のグラウンド/電源プレーン704に部分的に繰り抜き部708を設け、パッド部702からグラウンド/電源プレーン704又は706までの誘電体層の厚さM及びM'を変えることでインピーダンス整合を図り、反射を抑えて、高周波信号の伝送特性を向上することを特徴としている。このため、図7(b)に示すような、直下のグラウンド/電源プレーン704に繰り抜き部708のあるパッド部と、図7(c)に示すような、直下のグラウンド/電源プレーン704に繰り抜き部708の無いパッド部の面積比を調整して、集中定数的にパッド全体としてのインピーダンスを伝送ラインのインピーダンスと等しくすることにより、パッド幅を変えることなくインピーダンス整合を実現している。

【0006】

【発明が解決しようとする課題】しかしながら、同公報に開示された構造では、本来、高周波信号についてはその連続性を考慮して分布定数的に扱わねばならないにも拘らず、パッドのインピーダンスを全体として集中定数的に捉え、パターン部701のパッド部702からの引出し方向に直角に繰り抜き部708の右端を設けているので、図7(b)乃至図7(d)に示すように伝送信号の進行方向に層構成が異なり、表層パターン幅の違い等により、猶も局部的にインピーダンスが異なってしまう。

【0007】これにより、図7(a)のパターン部701とパッド部702の接合部709や繰り抜き部708の右端、即ち各層構成が変化する部分においてインピーダンスが不整合となる。これにより、例えば繰り抜き部708の右端からパッド部702の左端までの長さLが、高周波信号が立ち上がり時間の1/8で到達可能な距離より長い場合に反射波が見えてしまい、波形にノイズが生じる結果となる。即ち、本来、高周波信号については分布定数的に連続性を考慮して取り扱う考えるべきである。

【0008】本発明は、上述の事情に鑑みてなされたものであり、パッド部からパターン部を引き出す方向に平行に繰り抜き部を設ける層構成により、分布定数的にイ

ンピーダンス整合を行って高周波信号による反射を低減する構造を有する高周波信号伝送用回路基板を提供することを目的とする。

【0009】

【課題を解決するための手段】本発明の高周波伝送用回路基板は、表面の信号伝送用導体層に形成されるパターンにより高周波信号を伝送するものであり、パターンを引き出すために信号伝送用導体層に形成されるパッドと、信号伝送用導体層の下層として形成される第1の誘電体層と、第1の誘電体層の下層として形成される第1のグラウンド/電源プレーン層と、第1のグラウンド/電源プレーン層の下層として形成される第2の誘電体層と、第2の誘電体層の下方に形成される第2のグラウンド/電源プレーン層と、パッドのほぼ直下の第1のグラウンド/電源プレーン層にパターンがパッドから引き出される方向と平行に細長く形成される繰り抜き部とを備えたものである。

【0010】これによれば、パッド直下のグラウンド/電源プレーンに伝送信号の進行方向と平行に繰り抜き部を設けてインピーダンスの低下を抑制して反射を低減し、高周波信号の伝送特性を向上することができる。

【0011】また、本発明の電子機器は、中空箱状の筐体と、筐体の内部に収容される回路基板と、回路基板の表面にパッドを介して実装される回路素子とを備えたものである。更にこの回路基板は、高周波信号を伝送するパターンをその表面に形成された信号伝送用導体層と、パターンを引き出すために信号伝送用導体層に形成されるパッドと、信号伝送用導体層の下層として形成される第1の誘電体層と、第1の誘電体層の下層として形成される第1のグラウンド/電源プレーン層と、第1のグラウンド/電源プレーン層の下層として形成される第2の誘電体層と、第2の誘電体層の下方に形成される第2のグラウンド/電源プレーン層と、第1のグラウンド/電源プレーン層にパターンがパッドから引き出される方向と平行に細長く形成される繰り抜き部とを備えている。

【0012】これによれば、電子機器の構成要素である回路基板においてパッド直下のグラウンド/電源プレーンに伝送信号の進行方向と平行に繰り抜き部を設けてインピーダンスの低下を抑制して反射を低減するため、高周波信号の伝送特性が向上し、延いては電子機器の処理精度を向上することができる。

【0013】

【発明の実施の形態】以下、図面を参照しながら本発明の実施の形態について説明する。図1は本発明の実施形態に係る高周波信号伝送用回路基板のパッド部の構造を示す図であり、図1(a)はその平面図、図1(b)及び図1(c)は当該パッド部をそれぞれ図1(a)のA-A面、B-B面で切った断面図である。

【0014】第1層は伝送ライン層であり、パターン部101及びパッド部102による表層パターンと誘電体

層 103 とからなる。第 2 層はグラウンド／電源プレーン層であり、グラウンド／電源プレーン 104 及び誘電体層 105 からなる。第 3 層もグラウンド／電源プレーン層であり、グラウンド／電源プレーン 106 及び誘電体層 107 からなる。尚、誘電体層 105 が 2 層からなり、その間に中層の伝送ライン層を有しても良い。

【0015】パッド部 102 は、パターン部 101 に比べて幅が広く、グラウンド／電源プレーン 104 に対峙する面積が広い。パターンのインピーダンスが低い。このため、パッド部 102 の直下のグラウンド／電源プレーン 104 の面積を減らすことで、容量成分の減少及び自己インダクタンスの増加を図り、インピーダンスを高める必要がある。尚、誘電体層 103 の比誘電率を変えたり、パッド部 102 のパターン厚を変えたりする方法も考えられるが、製造上困難が伴う現実的ではない。

【0016】そこで、パッド部 102 の直下のグラウンド／電源プレーン 104 にパターン部 101 の引出し方向と平行に 2 つの繰り抜き部 108 を設ける。直下に繰り抜き部 108 が無い箇所ではパッド部 102 からグラウンド／電源プレーン 104 までの厚さが誘電体層の厚さであるが、直下に繰り抜き部 108 がある箇所ではパッド部 102 からグラウンド／電源プレーン 106 までの厚さを誘電体層の厚さに見なすことができる。そこで、これらの箇所の面積比を調整して、パッド部 102 のインピーダンスをパターン部 101 のインピーダンスと等しくすることによりインピーダンス整合を行う。

【0017】本実施形態によれば、グラウンド／電源プレーン 104 の繰り抜き部 108 をパターン部 101 のパッド部 102 から引き出す方向に平行に繰り抜くため、従来技術で発生するインピーダンス不整合による反射を低減できる。尚、図 1 において、繰り抜き部 108 はパッド部 102 にパターン部 101 を延長したライン上の両外側の直下に一つずつ形成されている。

【0018】ここで電気力線を 3 次元的に考えた場合、パターン部 101 とパッド部 102 の接合部 201 及びパッド部 202 では、僅かながら猶も反射の生じる可能性がある。そこで図 2 に示すように、繰り抜き部 108 の形状を、接合部 201 においてはパターン部 101 の両幅端から連続的にパッド部 102 の幅方向に広げ、またパッド部 202 においては連続的にパッド部 102 の幅方向に狭めるよう形成する。これにより、接合部 201 及びパッド部 202 におけるインピーダンス不整合を一層低減できる。

【0019】図 3 は、本実施形態に係る高周波信号伝送路用回路基板のパッド部の構造の変形例を示す図であり、図 3(a) はその平面図、図 3(b) 及び図 3(c) は当該パッド部をそれぞれ図 3(a) の C-C 面、D-D 面で切った断面図である。断面図において誘電体層 305 より下層については示していないが、図 1 の層構成と異なる

点は、繰り抜き部 306 の形状と位置と数だけである。即ち、繰り抜き部 306 が、パッド部 302 にパターン部 301 を延長したライン上の直下に一つだけ形成されている。

【0020】図 4 は、本実施形態に係る高周波信号伝送路用回路基板のパッド部の構造の変形例を示す図であり、図 4(a) はその平面図、図 4(b) 及び図 4(c) は当該パッド部をそれぞれ図 4(a) の E-E 面、F-F 面で切った断面図である。断面図において誘電体層 405 より下層については示していないが、図 1 の層構成と異なる点は、繰り抜き部 406 の形状と位置と数だけである。即ち、繰り抜き部 406 が、パッド部 402 にパターン部 401 を延長したライン上で上側にずれて一つだけ形成されている。

【0021】図 5 は、本実施形態に係る高周波信号伝送路用回路基板のパッド部の構造の変形例を示す図であり、図 5(a) はその平面図、図 5(b) 及び図 5(c) は当該パッド部をそれぞれ図 5(a) の G-G 面、E-E 面で切った断面図である。断面図において誘電体層 505 より下層については示していないが、図 1 の層構成と異なる点は、繰り抜き部 506 の形状と位置と数だけである。即ち、繰り抜き部 506 が、パッド部 502 にパターン部 501 を延長したライン上の直下に一つ、またパッド部 502 の上下方向の両外側に一つずつ形成されている。

【0022】図 6 は、本実施形態に係る高周波伝送路用回路基板のコンピュータ筐体への取付構造を示す断面図である。図 6 に示すように、筐体 601 は中空箱状の形状を有しており、内部には回路基板 602 及び 603 が収納されている。回路基板 602 は筐体 601 に設けられた支持部 604 により筐体 601 に固定され、また回路基板 603 はスタッキングコネクタ 604 とスタッキングコネクタ 605 との嵌合により固定されている。従って、高周波信号の伝送特性の良い回路基板を搭載することにより、コンピュータ自体の処理精度を向上することができる。

【0023】以上、本実施形態の変形例を示したが、本発明の特徴はパッド部直下のグラウンド／電源プレーンにパターン部と平行に、即ち伝送信号の進行方向と平行に繰り抜き部を設けたことにあり、伝送信号の進行方向においてパッド部のインピーダンスを一定にしている。従って、伝送信号の進行方向にほぼ平行であれば、所望するインピーダンスを得るために面積比を調整するに際し、パッド部直下のグラウンド／電源プレーンを繰り抜き形状、位置、数は適宜調整可能である。

【0024】

【発明の効果】以上で詳述したように、本発明によれば、パッド部直下のグラウンド／電源プレーンに伝送信号の進行方向と平行に繰り抜き部を設けてインピーダンスの低下を抑制して反射を低減し、高周波信号の伝送特性

を向上する。

【図面の簡単な説明】

【図 1】 本発明の一実施形態に係る高周波信号伝送用回路基板のパッド部の構造を示す図。

【図 2】 同実施形態に係るパッド部直下の線り抜き部の構造を示す図。

【図 3】 同実施形態の第 1 実施例に係る高周波信号伝送用回路基板のパッド部の構造を示す図。

【図 4】 同実施形態の第 2 実施例に係る高周波信号伝送用回路基板のパッド部の構造を示す図。

【図 5】 同実施形態の第 3 実施例に係る高周波信号伝送用回路基板のパッド部の構造を示す図。

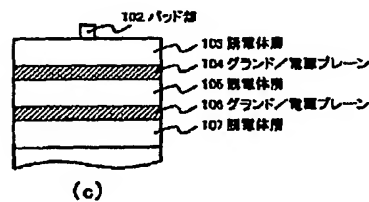
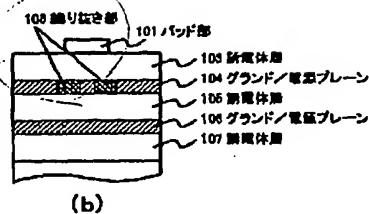
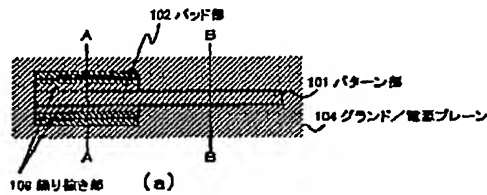
【図 6】 同実施形態に係る高周波伝送用回路基板のコンピュータ筐体への取付構造を示す断面図。

【図 7】 従来技術に係る高周波信号伝送用回路基板のパッド部の構造を示す図。

【符号の説明】

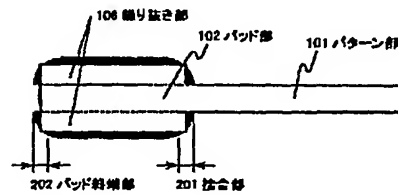
101…パターン部、 102…パッド部、 103、105、107…誘電体層、 104、106…グラウンド／電源プレーン、 201…パッド終端部、 202…接合部、 601…コンピュータ筐体、 602、603…回路基板、 604…支持部、 605、606…スタッキングコネクタ

【図 1】

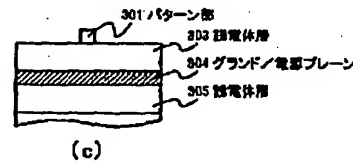
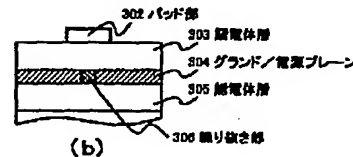
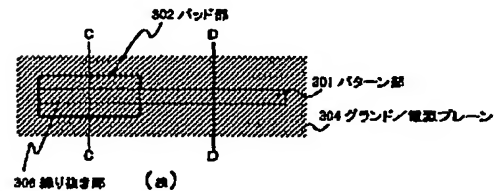


パッドの下で
いめる

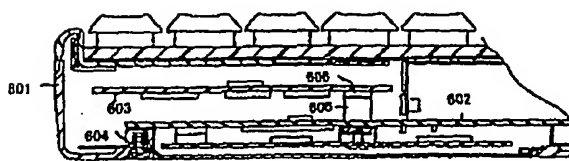
【図 2】



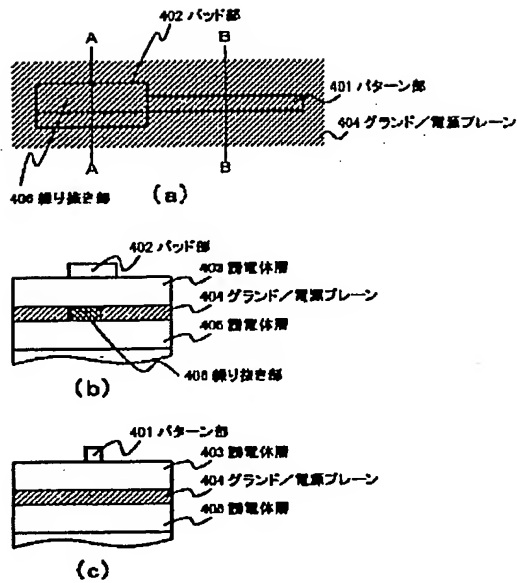
【図 3】



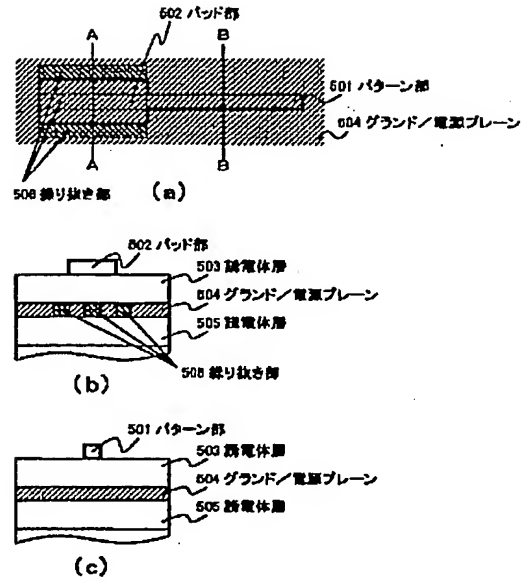
【図 6】



【図4】



【図5】



【図7】

